

# Equalizador Turbo com Decodificação Parcial de Código SPC-TPC Multidimensional

André Fonseca dos Santos & Dayan Adionel Guimarães

**Abstract**—Combining existing blocks in a novel way, a turbo equalizer is proposed here for fixed multipath channels. Existing turbo equalization with turbo decoding schemes perform a complete iteration in the turbo decoder at each turbo equalizer iteration. The scheme proposed here performs the decoding of only a component code of a  $D$ -dimensional single-parity check turbo product code at each iteration of the turbo equalizer. Therefore, it is necessary  $D$  turbo equalizer iterations for a complete turbo decoding of the product code. The results obtained through simulation reveal that, when high code rates are used, this scheme can outperform existing turbo equalizers.

**Index Terms**—Single parity check turbo product code, Turbo Equalization, Turbo Decoding.

**Resumo**—Combinando blocos já existentes de uma nova maneira, um esquema de equalização turbo é proposto para canais fixos com múltiplos percursos. Os esquemas de equalização e decodificação turbo conjunta propostos na literatura realizam uma iteração completa na decodificador a cada iteração do equalizador turbo. No esquema proposto neste artigo, a cada iteração do equalizador turbo é realizada a decodificação de apenas uma dimensão de um código produto de paridade simples com  $D$  dimensões. Assim,  $D$  iterações no equalizador turbo são necessárias para que todas as dimensões do código produto sejam decodificadas. Os resultados obtidos por simulação revelam que, para altas taxas de codificação, o desempenho deste esquema pode ser superior aos equalizadores turbo apresentados na literatura.

**Palavras chave**—Códigos produto de paridade simples, Equalização Turbo, Decodificação Turbo.

## I. INTRODUÇÃO

A invenção dos códigos turbo em 1993 [1] representa um grande marco na evolução das comunicações digitais, onde a capacidade de correção de um sistema de códigos concatenados era consideravelmente melhorada ao realizar uma realimentação de informação entre os decodificadores componentes repetidas vezes.

Baseado nos conceitos da decodificação turbo, em 1995 é apresentado o primeiro equalizador turbo [2]. Diferentemente dos sistemas de equalização e decodificação convencionais, que trabalham de maneira separada no combate da IIS (Interferência Intersimbólica) e do ruído AWGN (*Additive White Gaussian Noise*), na Equalização Turbo o equalizador e o decodificador trabalham de maneira conjunta. Um sistema de

Equalização Turbo nada mais é que um equalizador e um decodificador que trabalham de maneira iterativa como em um decodificador turbo [1]. O primeiro Equalizador Turbo [2] era composto de um decodificador convolucional e um equalizador de treliça. Desde então vários resultados foram obtidos utilizando esta configuração [3][4][5]. Os resultados obtidos mostram que o desempenho de um sistema composto por um Equalizador Turbo que utiliza um determinado código em uma canal com IIS pode se aproximar do desempenho de um sistema composto apenas por este mesmo código em um canal AWGN.

Desde então, várias configurações de equalizadores turbo vem sendo investigadas. Em [6] o equalizador de treliça é trocado por um *cancelador de interferências* e em [7] é utilizado um equalizador de minimização de erro médio quadrático (MMSE - *Minimum Mean Square Error*). Estes equalizadores apresentam algoritmos sub-ótimos, mas possuem uma baixa complexidade computacional em relação ao equalizador de treliça.

Outra modificação do equalizador turbo proposto em [2] que vem sendo realizada na literatura, é a troca do decodificador convolucional por um decodificador turbo. Os códigos turbo, apresentados em [1], alcançam excelentes desempenhos em canais AWGN, se aproximando do limite de Shannon. Desta maneira, o uso desta classe de decodificadores em equalizadores turbo se torna bastante atrativo.

Em [8] o decodificador convolucional é substituído por um decodificador turbo convolucional. Em [14] é usado um decodificador turbo de bloco BCH. Em [10] é realizada uma comparação de desempenho dos equalizadores turbo utilizando os códigos convolucional, convolucional turbo e bloco BCH turbo.

O equalizador turbo proposto aqui é composto de um equalizador de treliça e de um código produto de paridade simples com decodificação turbo (SPC-TPC - *Single Parity Check Turbo Product Codes*). A escolha do código SPC-TPC deve-se ao fato deste possuir um algoritmo de decodificação bastante simples. Além de se utilizar um código que possui um algoritmo simples de decodificação, o equalizador turbo proposto não possui um decodificador turbo completo, mas um decodificador de apenas uma dimensão do código produto. Portanto, o assim chamado *equalizador turbo com decodificação parcial SPC-TPC* possui um algoritmo bastante simples em relação aos apresentados em [10].

Apesar do equalizador turbo com decodificação parcial SPC-TPC possuir uma implementação simples, os resultados obtidos foram superiores aos equalizadores turbo utilizados em [10] para altas taxas de codificação. Os equalizadores

Manuscrito recebido em 12 de dezembro de 2005; revisado em 15 de fevereiro de 2006.

Uma versão condensada em inglês deste artigo foi publicada no XXII Simpósio Brasileiro de Telecomunicações sob o título *A Block Turbo Equalizer With Single Parity-Check Turbo Product Codes*

A. F. Santos (andrefonseca@yahoo.com.br) e D. A. Guimarães (dayan@inatel.br) - Instituto Nacional de Telecomunicações - Inatel. Av. João de Camargo, 510 - Santa Rita do Sapucaí - MG - Brasil - 37540-000.

turbo utilizados em [10] possuem códigos mais poderosos em canal AWGN do que os códigos SPC-TPC. No entanto, o equalizador turbo proposto apresentou uma maior redução de IIS do que os utilizados em [10]. Desta maneira, mesmo com a utilização de códigos inferiores, os desempenhos obtidos foram superiores aos equalizadores turbo considerados em [10], para códigos de taxa alta.

O enfoque dado neste artigo é o de trabalhar com alterações no bloco que realiza a decodificação no equalizador turbo. Como dito anteriormente, o bloco que realiza a equalização no equalizador turbo é um equalizador de treliça. O equalizador de treliça possui uma complexidade computacional impraticável para canais com alta dispersão temporal e modulações de alta ordem. No entanto, o equalizador de treliça foi utilizado para que seja possível a comparação com os equalizadores turbo analisados em [10]. Para que o equalizador turbo com decodificação parcial se torne realizável para canais com grande dispersão temporal e modulações de alta ordem, pode-se utilizar no bloco de equalização outros algoritmos como o cancelador de interferências [6] e o equalizador MMSE (*Minimum Mean Square Error*)[7].

O artigo é composto de cinco Seções. A Seção II faz uma revisão sobre os códigos SPC-TPC, bem como sua decodificação turbo. A Seção III introduz o *equalizador turbo com decodificação parcial SPC-TPC*. Na Seção IV são apresentados os resultados obtidos por simulação e finalmente na seção V são tecidas as conclusões finais.

## II. CÓDIGOS PRODUTO DE PARIDADE SIMPLES

Um código produto multidimensional pode ser construído de maneira simples, como apresentado em [11]. Os dados a serem transmitidos são arranjados em uma estrutura com  $d$  dimensões, onde cada dimensão da estrutura tem o comprimento definido por  $\{k_1, k_2, \dots, k_q, \dots, k_d\}$ . Em cada dimensão  $q$  os dados são codificados utilizando códigos componentes  $(n_q, k_q, h_q)$ , onde  $n$  é o tamanho da palavra código e  $h$  a distância mínima de Hamming do código na dimensão  $q$ .

O código produto resultante apresenta uma maior capacidade de correção devido principalmente ao aumento da distância mínima. Possui também maior flexibilidade em relação à taxa de codificação e aos tamanhos de bloco de entrada e de saída do codificador [11][12]. Os códigos produto utilizados aqui possuem como códigos componentes os códigos de paridade simples,  $(n, n-1, 2)$ , idênticos para todas as dimensões. O código produto resultante é caracterizado da seguinte maneira:

- tamanho do bloco de entrada do codificador:

$$K = k^d = (n-1)^d \quad (1)$$

- tamanho do bloco de saída do codificador:

$$v = n^d \quad (2)$$

- taxa de codificação:

$$R = \left( \frac{n}{n-1} \right)^d \quad (3)$$

- distância mínima:

$$\delta_{min} = 2^d \quad (4)$$

O processo de formação dos código SPC consiste em adicionar bits de paridade simples em cada dimensão do código. Na Figura 1 é apresentado um exemplo da formação de um Código Produto de Paridade Simples. Trata-se de um código de três dimensões formado por códigos componentes  $(6, 5, 2)$  denotado por  $(6, 5, 2)^3$ . Primeiramente são agrupados 125 bits de informação em um cubo de  $5 \times 5 \times 5$  bits (largura  $\times$  altura  $\times$  profundidade). Depois calcula-se as paridades no sentido das colunas, gerando um cubo de dimensões  $5 \times 6 \times 5$  composto por 150 bits. O próximo passo consiste em calcular as paridades no sentido das linhas, o que resulta em um cubo de dimensões  $6 \times 6 \times 5$ , de 180 bits. Finalmente são calculadas as paridades no sentido da profundidade, gerando o código SPC  $(6, 5, 2)^3$ , formado por um cubo de dimensões  $6 \times 6 \times 6$  com 216 bits. O código resultante  $(6, 5, 2)^3$  terá sua distância mínima  $\delta_{min} = 8$  e taxa  $R = 0,58$ . Ao aumentar o número de dimensões do código, há uma melhoria em relação à capacidade de correção do código devido ao aumento da distância mínima do código resultante. O arranjo também possibilita o uso de blocos de entrada e saída maiores.

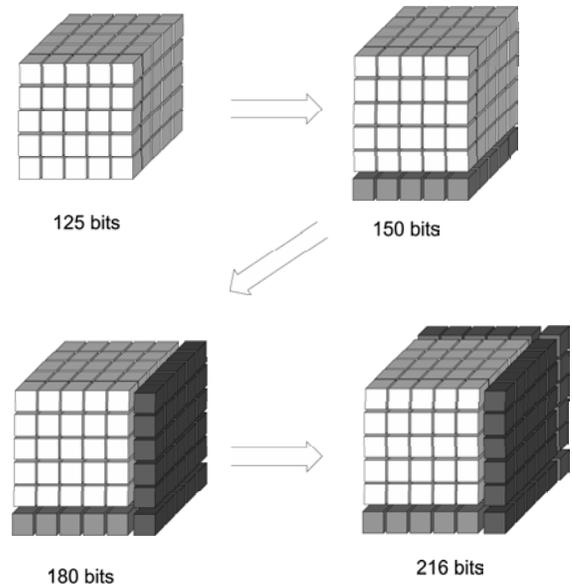


Fig. 1. Formação do código  $(6, 5, 2)^3$ .

Uma propriedade importante para o entendimento do sistema de equalização turbo proposto mais adiante é de que todas as dimensões do código produto resultante são compostas por palavras código dos códigos componentes [13]. Por exemplo, ao analisar o código produto  $(6, 5, 2)^3$ , todas as palavras formadas no sentido das colunas, das linhas e na profundidade são palavras código do código  $(6, 5, 2)$ .

### A. Decodificação Turbo dos Códigos Produto

Para o entendimento da decodificação turbo dos códigos SPC será utilizado o sistema de comunicação ilustrado na Figura 2. Os bits de informação  $b_k$  são codificados por um

codificador, SPC gerando símbolos  $x_n$ . O sinal modulado em BPSK é transmitido através de um canal AWGN utilizando modulação BPSK. O sinal recebido é processado por um filtro casado e os bits de informação são estimados pelo decodificador turbo.

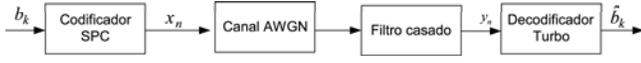


Fig. 2. Sistema de comunicação utilizando decodificação turbo de códigos SPC.

Sendo os símbolos  $x_n$  de energia  $E$  e  $y_n$  o sinal observado na saída do filtro casado de recepção no instante de tempo discreto  $n$ , a LLR de entrada do decodificador SISO é definida por:

$$L'(\hat{x}_n) = \ln \frac{P(x_n = +\sqrt{E}|y_n)}{P(x_n = -\sqrt{E}|y_n)} \quad (5)$$

Aplicando o teorema de Bayes em (5), tem-se:

$$\begin{aligned} L'(\hat{x}_n) &= \ln \frac{p(y_n|x_n = +\sqrt{E})}{p(y_n|x_n = -\sqrt{E})} + \ln \frac{P(x_n = +\sqrt{E})}{P(x_n = -\sqrt{E})} \\ &= L_C^D(y_n) + L_a^D(x_n) \end{aligned} \quad (6)$$

onde  $L_C^D(y_n)$  é chamada de *informação de estado de canal*, que é uma quantização da confiabilidade da medida tomada pelo filtro casado na recepção [12] e  $L_a^D(x_n)$  é a LLR do valor *a priori* dos símbolos  $x_n$ .

Pode-se demonstrar [1] que para um código sistemático, a saída de um decodificador SISO é formada da seguinte maneira:

$$L^D(\hat{x}_n) = L'(\hat{x}_n) + L_{ext}^D(\hat{x}_n) \quad (7)$$

onde  $L_{ext}^D(\hat{x}_n)$  é a *informação extrínseca* do símbolo  $x_n$  na saída do decodificador turbo.

Substituindo (6) em (7), tem-se:

$$L^D(\hat{x}_n) = L_C^D(y_n) + L_a^D(x_n) + L_{ext}^D(\hat{x}_n) \quad (8)$$

Como a transmissão é realizada em um canal AWGN, o valor de  $L_C^D(y_n)$  é a LLR das funções densidades de probabilidade com distribuição gaussiana de média  $+\sqrt{E}$  e  $-\sqrt{E}$ , respectivamente, e variância  $\sigma^2$  dada pela potência do ruído na saída do filtro casado. Portanto, o valor de  $L_C^D(y_n)$  pode ser escrito como:

$$\begin{aligned} L_C^D(y_n) &= \ln \frac{p(y_n|x_n = +\sqrt{E})}{p(y_n|x_n = -\sqrt{E})} \\ &= \ln \left\{ \frac{\frac{1}{\sqrt{2\pi\sigma^2}} \exp \left[ -\frac{1}{2} \left( \frac{x_n - \sqrt{E}}{\sigma} \right)^2 \right]}{\frac{1}{\sqrt{2\pi\sigma^2}} \exp \left[ -\frac{1}{2} \left( \frac{x_n + \sqrt{E}}{\sigma} \right)^2 \right]} \right\} \\ &= -\frac{1}{2} \left( \frac{x_n - \sqrt{E}}{\sigma} \right)^2 + \frac{1}{2} \left( \frac{x_n + \sqrt{E}}{\sigma} \right)^2 \\ &= \frac{2}{\sigma^2} x_n \end{aligned} \quad (9)$$

Combinando (9) e (8), a saída do decodificador turbo pode ser escrita como:

$$L^D(\hat{x}_n) = \frac{2}{\sigma^2} x_n + L_a^D(x_n) + L_{ext}^D(\hat{x}_n) \quad (10)$$

Com base em (6) e (8), o decodificador turbo pode ser representado por duas entradas e duas saídas como na Figura 3. Uma entrada é a *informação de estado de canal*,  $L_C^D(y_n)$ , que para um canal AWGN pode ser obtida por (9). A outra entrada é a *informação a priori* sobre o símbolo. Uma saída do decodificador SISO é a *informação extrínseca* e a outra é o *informação a posteriori* do símbolo  $x_n$ .

Na primeira iteração do decodificador turbo não há *informação a priori* disponível. Portanto,  $L_a^D(x_n)$  é feita igual a zero (probabilidades *a priori* igual a 1/2). Nas próximas iterações do decodificador turbo, o valor da *informação extrínseca* é usado como uma estimativa da *informação a priori*. Desta maneira, a cada iteração o valor da *informação extrínseca* é melhorado possibilitando que o decodificador tome decisões mais confiáveis.

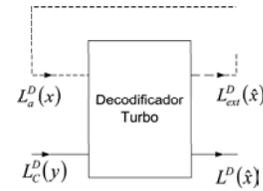


Fig. 3. Entradas e saídas de um decodificador turbo.

Um decodificador turbo para códigos SPC-TPC é composto por  $d$  decodificadores SISO como na Figura 4. Cada decodificador SISO decodifica um código componente (uma dimensão) do código SPC-TPC.

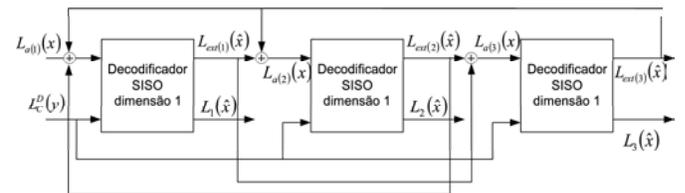


Fig. 4. Troca de informações em um decodificador turbo de um código SPC-TPC de três dimensões (adaptada de [20]).

A Equação (8) pode ser também definida para um decodificador SISO de uma determinada dimensão  $q$  do código produto:

$$L_q(\hat{x}_n) = L_C^D(y_n) + L_{a(q)}(x_n) + L_{ext(q)}(\hat{x}_n) \quad (11)$$

onde  $L_q(\hat{x}_n)$ ,  $L_{a(q)}(x_n)$  e  $L_{ext(q)}(\hat{x}_n)$  são, respectivamente, a *informação a posteriori*, a *informação a priori* e a *informação extrínseca* do decodificador SISO na dimensão  $q$ . A *informação de estado canal*,  $L_C^D(y_n)$ , é a mesma para todas as dimensões.

A *informação extrínseca*,  $L_{ext(q)}$ , de um determinado bit na dimensão  $q$  em um sistema pode ser calculada por<sup>1</sup> [11]:

$$L_{ext(q)}(\hat{x}_n) = (-1)^{n_q} \times 2 \times \arctan(u) \quad (12)$$

onde

$$u = \left[ \prod_{\substack{j=1 \\ j \neq n}}^{n_q} \tanh \left( \frac{L_C^D(y_j) + L_{a(q)}(x_j)}{2} \right) \right] \quad (13)$$

e onde  $n_q$  é o tamanho é o número de bits codificados pela dimensão  $q$ . O termo  $L_C^D(y_j)$  é a *informação de canal* do bit de posição  $j$  e  $L_{a(q)}(x_j)$  é a *informação a priori* do símbolo na posição  $j$  e na dimensão  $q$ .

A *informação a priori*,  $L_{a(q)}(x)$ , do decodificador SISO em uma determinada dimensão é dada pela soma das informações extrínsecas das demais dimensões [11]:

$$L_{a(q)}(x) = \sum_{\substack{i=1 \\ i \neq q}}^d L_{ext(i)}(\hat{x}_n) \quad (14)$$

A decisão abrupta sobre os bits de informação é realizada através da LLR de saída do decodificador SISO da última dimensão na última iteração do decodificador turbo:

$$L_{saída}^D = L_C^D(y) + \sum_{i=1}^q L_{ext(i)}(\hat{x}) \quad (15)$$

A cada iteração do decodificador turbo o valor da *informação extrínseca* se torna mais confiável para ser usado como estimativa da *informação a priori*, aumentando a confiabilidade das decisões tomadas sobre os bits de informação ou sobre os bits codificados. É importante notar que no processo de decodificação a *informação a priori* de uma determinada dimensão  $q$  é composta pelas *informações extrínsecas* das demais dimensões, como descrito na Equação (14). Isto é feito para que não haja correlação entre a *informação a priori* e a *informação extrínseca*. Outra característica importante na decodificação turbo de códigos SPC-TPC é que, na maioria das vezes, com  $d + 1$  iterações há convergência no processo de decodificação turbo. Isto quer dizer que não há uma diminuição da taxa de erro de bit (BER, *Bit Error Rate*) ao se realizar mais iterações.

### III. EQUALIZAÇÃO TURBO COM DECODIFICAÇÃO TURBO UTILIZANDO CÓDIGOS SPC-TPC

Om equalizador turbo é composto por um bloco de equalização e um bloco de decodificação que operam de maneira iterativa como em um decodificador turbo. Os primeiros equalizadores turbo utilizavam-se de decodificadores convolucionais no bloco de decodificação [2][3]. Em [8] o bloco decodificador é trocado por um decodificador convolucional turbo. Desta maneira, o equalizador turbo passa a se beneficiar não só das informações trocadas entre bloco equalizador e bloco decodificador, mas também das informações trocadas

pelos decodificadores componentes que compõem o bloco de decodificador turbo. Portanto, ao inserir um decodificador turbo no bloco de decodificação, passa-se a utilizar conjuntamente os benefícios da equalização turbo e da decodificação turbo. Tendo em vista as características de códigos turbo de bloco em relação à taxa de codificação e tamanho do bloco de entrada e de saída do codificador, já citadas anteriormente, pode-se também aplicar tais códigos na equalização turbo. Em [10] e [14] é utilizado um decodificador turbo de bloco tendo como códigos componentes códigos BCH. O equalizador turbo apresentado em [14] é composto de um DFE (*Decision Feedback Equalizer*) e de um decodificador turbo de bloco que utiliza o algoritmo descrito em [Pyn98]. Em [10] é utilizado um bloco equalizador Log-MAP (BCJR no domínio das log-verossimilhanças) e são comparados os desempenhos do bloco decodificador utilizando os códigos convolucional, convolucional turbo e bloco turbo. Nas configurações apresentadas em [8][10][14], utilizando decodificadores turbo no bloco de decodificação, uma iteração completa do decodificador turbo é realizada a cada iteração do equalizador turbo. Por exemplo, para um equalizador turbo que utiliza um decodificador turbo de bloco em seu bloco de decodificação, a cada iteração do equalizador turbo, todos os códigos componentes são decodificados. Neste artigo é proposto um novo esquema, onde a cada iteração do equalizador turbo apenas uma dimensão de um código produto é decodificada. Desta maneira, a cada iteração do equalizador turbo opera-se com apenas um código componente (uma dimensão), reduzindo assim a complexidade. Outra redução de complexidade introduzida neste esquema é a de utilizar códigos SPC-TPC que possuem um algoritmo de decodificação de baixa complexidade, ao contrário dos algoritmos de decodificação de códigos turbo BCH [Pyn98] e de códigos turbo convolucional [1]. O equalizador turbo proposto é chamado de *equalizador turbo com decodificação parcial SPC-TPC*.

#### A. Equalização Turbo Utilizando Códigos SPC-TPC

Antes de apresentar o esquema proposto, onde o bloco decodificador é um decodificador de apenas uma dimensão do código produto, será apresentado o esquema de equalização turbo conjunta com decodificação turbo, como em [10] e [14], adaptadas aqui para códigos SPC-TPC.

O sistema de comunicação utilizado é o da Figura 5. Os bits de informação  $b_k$  são codificados por um codificador SPC-TPC gerando os símbolos  $x_n$ . Os símbolos  $x_n^\pi$  na saída do entrelaçador são transmitidos por um canal com Múltiplos Percursos (MP) com adição de ruído AWGN,  $w_n$ . Através do sinal recebido,  $r_n$ , os bits de informação são estimados pelo equalizador turbo.

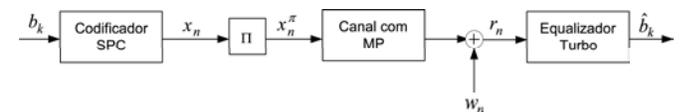


Fig. 5. Sistema de comunicação utilizando equalização turbo.

<sup>1</sup>O termo  $(-1)^{n_q}$  não aparece em [11] que utiliza um mapeamento do tipo  $\{0, 1\} \rightarrow \{+1, -1\}$ . Este termo é introduzido em [20] onde se utiliza um mapeamento do tipo  $\{0, 1\} \rightarrow \{-1, +1\}$ .

O equalizador turbo é composto por um bloco de

equalização e um bloco de decodificação turbo. A Figura 6 exemplifica um sistema de equalização e decodificação turbo conjunta para um código SPC de duas dimensões.

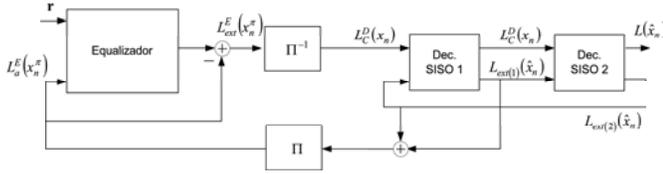


Fig. 6. Equalização turbo conjunta com decodificação turbo.

Aqui é utilizado um equalizador Log-MAP para um canal com resposta conhecida e invariante ao longo do tempo. O equalizador LOG-MAP foi utilizado por ter desempenho ótimo [16]. Desta maneira, o desempenho deste sistema passa ser um limitante do desempenho em relação a outro sistema que utilize outro bloco equalizador. O bloco decodificador é um decodificador turbo que utiliza o algoritmo de Rankin apresentado anteriormente. É realizada uma iteração no decodificador para cada iteração do equalizador turbo.

A troca de informações entre os blocos equalizador e decodificador é similar ao equalizador turbo convencional. A partir do vetor de amostras recebidas do canal com MP,  $\mathbf{r}$ , e da *informação a priori*  $L_a^E(x_n^\pi)$ , o bloco equalizador calcula a *informação a posteriori* dos símbolos  $x_n^\pi$ . Como na primeira iteração do equalizador turbo não há *informação a priori* disponível para o bloco equalizador, seu valor é inicializado como 0 (probabilidades *a priori* iguais a 1/2). Para descorrelacionar as informações trocadas entre os blocos equalizador e decodificador, a saída do bloco equalizador é subtraída de sua entrada *a priori*, transmitindo apenas a LLR  $L_{ext}^E(x_n^\pi)$  para o decodificador.

Neste ponto é necessário um comentário sobre a nomenclatura do valor  $L_{ext}^E(x_n^\pi)$ . Em algumas referências, como em [15] e [10], a saída  $L_{ext}^E(x_n^\pi)$  é tratada como *informação extrínseca combinada com informação de canal (combined channel and extrinsic information)*, ao contrário de outras referências [5] e [16], onde  $L_{ext}^E(x_n^\pi)$  é chamada apenas de *informação extrínseca*. A *informação extrínseca* definida em [1] é a *informação a posteriori* de um componente SISO menos as entradas *informação de canal* e *informação a priori*. No caso do bloco equalizador, o valor da *informação de canal* em sua entrada não é calculado. Isto se deve ao fato do vetor de entrada  $\mathbf{r}$  ser resultado não só da contaminação do ruído AWGN, mas também ser distorcido pela IIS presente no canal. Sendo assim, o cálculo da *informação de canal* não está evidente como na entrada de um decodificador turbo como na Equação (9). Portanto, a *informação a posteriori* na saída do bloco equalizador é subtraída apenas da *informação a priori* em sua entrada. Fica claro que a saída  $L_{ext}^E(x_n^\pi)$  possui uma parcela de *informação de canal*, justificando a nomenclatura *informação extrínseca combinada com informação de canal*. Por outro lado, o fato do valor de  $L_{ext}^E(x_n^\pi)$  ser um ganho obtido pelo processo de equalização justifica que esta LLR seja também chamada apenas de *informação extrínseca*. Por simplicidade, neste artigo é adotada a nomenclatura *informação*

*extrínseca* para o valor de  $L_{ext}^E(x_n^\pi)$ .

O valor da *informação extrínseca* na saída do equalizador é reordenado pelo desentrelaçador e utilizado como estimativa da *informação de canal* na entrada do bloco decodificador, como em [8], [10] e [14]. O entrelaçador que obteve um melhor desempenho para o sistema proposto é o *S-random* [17]. O entrelaçador *S-random* garante uma separação mínima de  $S$  posições entre bits vizinhos. Desta maneira, quanto maior é o valor de  $S$ , maior é a descorrelação da sequência na saída do entrelaçador.

A partir da *informação de estado de canal* fornecida pelo bloco de equalização e da *informação a priori* do decodificador, a *informação extrínseca* de cada decodificador SISO é calculada por (12). O somatório das *informações extrínsecas* das duas dimensões é utilizado como *informação a priori* do bloco equalizador na próxima iteração. Somente a *informação extrínseca* do decodificador SISO 2, calculada na iteração passada do equalizador turbo, é utilizada como *informação a priori* para o decodificador SISO 1 na iteração atual do equalizador turbo. Desta maneira, a cada iteração do equalizador turbo é realizada uma iteração do decodificador turbo. Para códigos SPC com mais de duas dimensões o algoritmo é o mesmo. As *informações extrínsecas* de todas as dimensões são utilizadas como *informação a priori* do bloco equalizador, enquanto a *informação a priori* do decodificador respeita a Equação (14). Esta configuração apresentada é a mesma de [14] e [10]. No entanto, nas referências citadas utilizam-se códigos turbo BCH com o algoritmo de decodificação de Pyndiah, cuja complexidade está fortemente associada à complexidade de implementação do algoritmo de Chase usado na decodificação suave dos códigos componentes. A simplificação proposta até aqui é a de se utilizar códigos SPC-TPC com o algoritmo simples de decodificação de Rankin.

## B. A Proposta de Equalização Turbo com Códigos SPC-TPC

Neste ponto é proposto um novo esquema conjunto de equalização turbo e decodificação turbo. Na configuração apresentada na seção anterior, o bloco de decodificação é composto por um decodificador turbo completo, como em [14] e [10]. O sistema proposto aqui é apresentado na Figura 7. O bloco de decodificação é constituído de apenas um decodificador SISO de um único código componente (uma dimensão) do código SPC-TPC. Desta maneira, são necessárias  $d$  iterações do equalizador turbo para se decodificar todas as dimensões do código produto.

Sendo  $\{1, 2, p, \dots, P\}$  o conjunto de iterações do equalizador turbo, a dimensão  $q$  a ser decodificada no bloco decodificador na iteração  $p$  do equalizador turbo é:

$$q = [(p - 1), \text{mod}(d)] + 1 \quad (16)$$

A *informação extrínseca* da dimensão  $q$ ,  $L_{ext}(q)$ , é calculada pela Equação (12). O equalizador turbo armazena as *informações extrínsecas* de todas as dimensões  $q$  de suas últimas  $d$  iterações. Tendo armazenado estes valores, a *informação a priori* do bloco equalizador antes de passar pelo entrelaçador é calculada por:

$$L_a^E(x_n) = \sum_{i=1}^d L_{ext}(i)(\hat{x}_n) \quad (17)$$

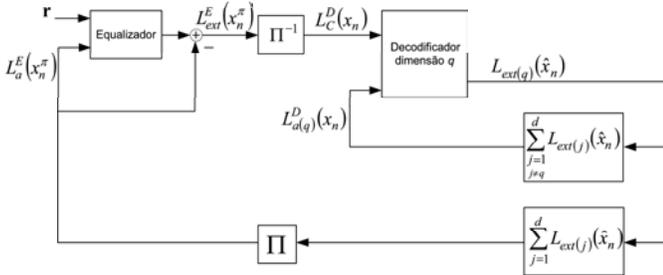


Fig. 7. Equalizador Turbo utilizando apenas uma dimensão do código produto no bloco de decodificação.

De acordo com o algoritmo de Rankin, a *informação a priori* de uma determinada dimensão deve ser decorrelacionada das decisões tomadas por esta mesma dimensão anteriormente. Portanto, de posse os valores armazenados de *informação extrínseca* do decodificador em iterações passadas do equalizador turbo, a *informação a priori* do bloco decodificador é dada por:

$$L_a^D(x_n) = \sum_{\substack{i=1 \\ i \neq q}}^d L_{ext}(i)(\hat{x}_n) \quad (18)$$

Esta configuração pode ser entendida também como um decodificador turbo que possui um equalizador SISO em sua malha de realimentação. Como o sinal recebido é distorcido pela IIS, o decodificador não possui uma *informação de canal* confiável. Sendo assim, o equalizador SISO faz uma estimação desta *informação de canal* entre cada decodificador componente. Desta maneira, o decodificador colabora com o equalizador fornecendo *informação a priori* para o mesmo, enquanto o equalizador fornece *informação de canal* para o decodificador. As decisões abruptas sobre os bits de informação são calculadas através da *informação a posteriori* na saída do bloco decodificador.

É importante notar que o fato de se utilizar apenas uma dimensão do código SPC-TPC a cada iteração do equalizador turbo só é possível devido à propriedade de uma palavra em qualquer dimensão do código produto ser uma palavra-código válida do código componente. Portanto, parece não ser possível utilizar uma configuração similar para códigos convolucionais turbo, inviabilizando a estimação dos símbolos transmitidos com apenas um código componente convolucional.

A Tabela I apresenta, de maneira resumida, o algoritmo de equalização turbo utilizando decodificação parcial SPC-TPC.

O número de iterações que levam o equalizador turbo à convergência depende do código utilizado, do tamanho do entrelaçador e da função de transferência do canal. Portanto, torna-se necessário o estudo de critérios de parada para o esquema sugerido.

TABELA I

ALGORITMO DA NOVA CONFIGURAÇÃO PROPOSTA DE EQUALIZAÇÃO E DECODIFICAÇÃO TURBO.

(I) *Inicialização*: Os valores das *informações extrínsecas* do bloco equalizador e do bloco decodificador são feitos iguais a 0.

(II) *Equalizar e decodificar*:

- Calcular a *informação a priori* do equalizador através de (17).
- Calcular a *informação extrínseca* do equalizador através do algoritmo LOG-MAP.
- Fazer a *informação de canal* na entrada do bloco decodificador igual a *informação extrínseca* na saída do equalizador.
- calcular a *informação a priori* do decodificador através de (18).
- calcular a *informação extrínseca* da dimensão  $q$  dada por (16), utilizando (12).

(III) *Iterações*: Uma iteração do equalizador turbo está completa ao se equalizar e decodificar a dimensão  $q$  atual. Armazena-se as *informações extrínsecas* das dimensões calculadas nas  $d$  iterações passadas do equalizador turbo para que se possa calcular as *informações a priori* dos blocos equalizador e decodificador na próxima iteração. Repetir estas iterações quantas vezes necessário.

(IV) *Tomada de decisões*: As decisões sobre os bits  $b_k$  são tomadas após a última iteração do Equalizador turbo. É realizada uma decisão abrupta em relação à *informação a posteriori* dos bits de informação na saída do bloco decodificador.

A partir dos resultados apresentados na próxima seção, nota-se que o desempenho do equalizador turbo proposto, onde o bloco decodificador opera em apenas uma dimensão do código produto, superou o desempenho do equalizador turbo que possui um decodificador turbo completo em seu bloco de decodificação. Além do melhor desempenho alcançado, há uma redução na complexidade ao se utilizar a estrutura aqui proposta. A complexidade do sistema convencional (equalizador com decodificador turbo completo) em cada iteração do equalizador turbo é dada pela complexidade do bloco equalizador mais a complexidade do decodificador turbo. A complexidade do sistema proposto aqui é dada pela complexidade do bloco equalizador mais a complexidade de apenas um decodificador componente. Além disso, o algoritmo e decodificação dos códigos SPC-TPC é um algoritmo mais simples que os algoritmos utilizados nos blocos de decodificação de [10] e [14]. Para que se tenha um sistema prático onde o canal é desconhecido e se utilize modulações de alta ordem, deve-se investigar a utilização de outros blocos equalizadores, como o *Cancelador de Interferências* [6] e o *Equalizador MMSE* [7][18].

#### IV. RESULTADOS DE SIMULAÇÃO

Nesta seção são apresentados os resultados obtidos através de simulações realizadas em MATLAB. O desempenho em termos de taxa de erro de bit do equalizador turbo com decodificação parcial SPC-TPC, será comparado com o desempenho do equalizador turbo com decodificador turbo SPC-TPC e com os sistemas conjuntos de equalização turbo e decodificação turbo existentes, analisados em [10].

As simulações foram realizadas utilizando dois canais gaussianos com múltiplos percursos, cujos “ganhos” em cada percurso foram definidos de acordo com:

- Canal 1 [10]:  
 $h_1 = [0,671 \ 0,5 \ 0,378 \ 0,316 \ 0,224]$
- Canal 2 [19]:  
 $h_2 = [0,407 \ 0,815 \ 0,407]$

Os coeficientes dos canais estão normalizadas de maneira que a soma dos quadrados dos coeficientes seja igual a 1. Assim, não há modificação na relação sinal/ruído da saída do canal em relação à sua entrada.

Os códigos utilizados foram:

- Código  $C_1 = (6, 5)^3$ , com taxa  $R \cong 0,578$
- Código  $C_2 = (10, 9)^3$ , com taxa  $R = 0,729$
- Código  $C_3 = (17, 16)^3$ , com taxa  $R \cong 0,834$

A escolha destes códigos foi feita para que as taxas e tamanhos de bloco de entrada e saída se aproximem dos valores utilizados em [10], possibilitando comparações justas.

Para as simulações realizadas foi utilizado o bloco equalizador LOG-MAP, onde os coeficientes dos canais são conhecidos. O entrelaçador utilizado foi o *S-random*. O comprimento dos entrelaçadores e o espaçamento mínimo entre bits,  $S$ , foi escolhido de maneira que fosse possível a comparação com [10]. Para se utilizar entrelaçadores com comprimentos maiores que o tamanho do bloco de saída do codificador SPC-TPC, o equalizador turbo processava  $B$  blocos codificados. A Tabela II apresenta o comprimento e os valores de  $S$  e  $B$  dos entrelaçadores de acordo com os códigos  $C_1$ ,  $C_2$  e  $C_3$ .

TABELA II  
ENTRELAÇADORES UTILIZADOS NAS SIMULAÇÕES.

| código | comprimento | $S$ | $B$ |
|--------|-------------|-----|-----|
| $C_1$  | 20736       | 128 | 96  |
| $C_2$  | 20000       | 128 | 20  |
| $C_3$  | 19652       | 128 | 4   |

#### A. Desempenho do Equalizador Turbo em Relação ao Número de Iterações

Os gráficos de taxa de erro de bit versus a relação energia de bit por densidade espectral de potência de ruído,  $E_b/N_o$ , que serão apresentados nas próximas seções só apresenta a última iteração do equalizador turbo. Para que se possa vislumbrar esta convergência nos equalizadores turbo tratados aqui, são apresentados os gráficos 8 e 9.

O gráfico da Figura 8 apresenta as taxas de erro de bit a cada iteração do equalizador turbo com decodificador turbo SPC-TPC no bloco decodificador. Para a obtenção destes resultados foi utilizado o código  $C_1$  e o canal  $h_2$ . Nesta configuração o equalizador turbo obteve ganho significativo em relação à taxa de erro de bit até a iteração 6.

Para um equalizador turbo com decodificação parcial SPC-TPC foi obtido o resultado da Figura 9. Foi utilizado o canal  $h_1$  e o código  $C_2$ . Para esta configuração o equalizador turbo obteve ganhos até a iteração 15. Como o código

é tridimensional, o equalizador turbo processou cinco vezes todas as dimensões do código.

Para as configurações de canal, código e entrelaçador utilizados nesta dissertação manteve-se o comportamento dos gráficos 8 e 9. Na média, o equalizador turbo com decodificador turbo obteve ganhos até a iteração 6 enquanto o equalizador turbo com decodificação parcial SPC-TPC obteve ganhos até a iteração 15. O maior número de iterações no equalizador turbo com decodificação parcial SPC-TPC permite que esta configuração se aproxime mais do desempenho do código SPC-TPC em canal AWGN, do que o equalizador turbo com decodificador turbo. No entanto, ao realizar um maior número de iterações há um aumento na latência do sistema.

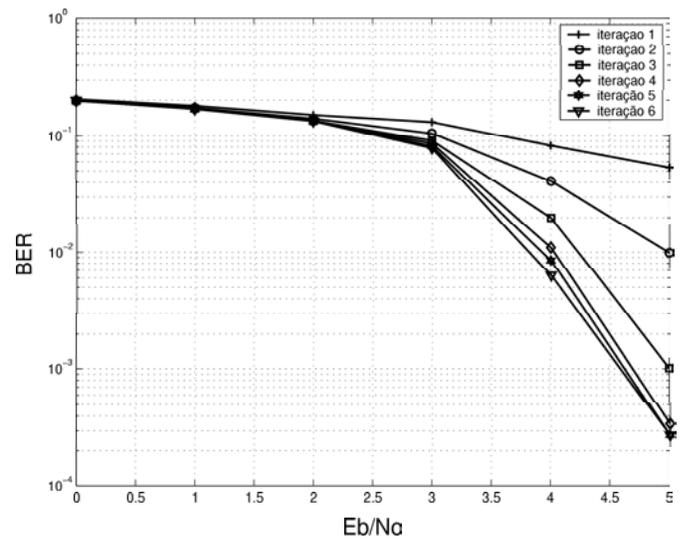


Fig. 8. Convergência do equalizador turbo utilizando decodificador turbo SPC-TPC.

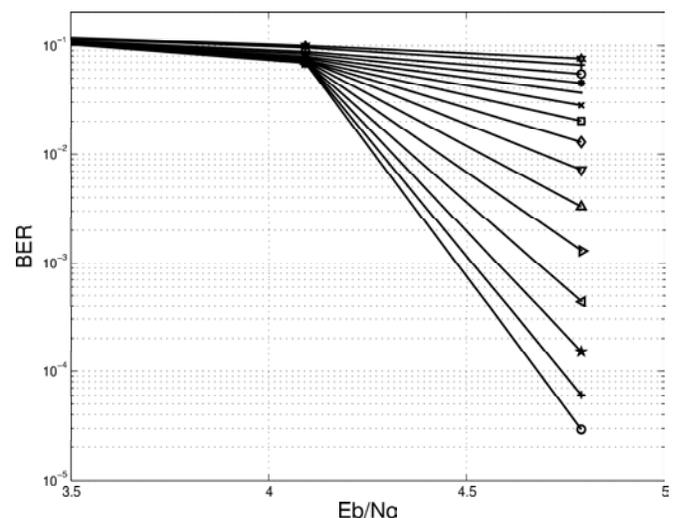


Fig. 9. Convergência do equalizador turbo utilizando o bloco decodificador de apenas uma dimensão. Estão traçadas de cima para baixo as curvas relativas às iterações 1 à 15.

### B. Desempenho do Equalizador Turbo Utilizando o Código $C_1$ .

Nesta seção são apresentados e analisados os resultados obtidos utilizando o código  $C_1$ . Primeiramente foi utilizado o equalizador turbo com decodificação parcial SPC-TPC. O canal usado foi o canal  $h_1$ . Este canal foi utilizado em [10], onde são comparados os equalizadores turbo utilizando códigos convolucionais, convolucionais turbo e bloco BCH turbo.

A Figura 10 apresenta os resultados obtidos pelo equalizador turbo com decodificação parcial SPC-TPC. Para valores altos de  $E_b/N_o$ , o desempenho do equalizador turbo se aproximou do desempenho do código  $C_1$  em canal AWGN. Por exemplo, para uma taxa de erro de bit de  $10^{-5}$ , o desempenho do equalizador turbo se aproximou de 0,3 dB do desempenho do código  $C_1$  em canal AWGN. Comparando com os resultados obtidos em [10], o desempenho do equalizador turbo com decodificação parcial SPC-TPC foi inferior ao desempenho do equalizador turbo com decodificador turbo de bloco BCH e ao convolucional turbo e se aproximou do equalizador turbo utilizando um código convolucional de taxa 1/2, @  $10^{-5}$  de faixa de erro de bit.

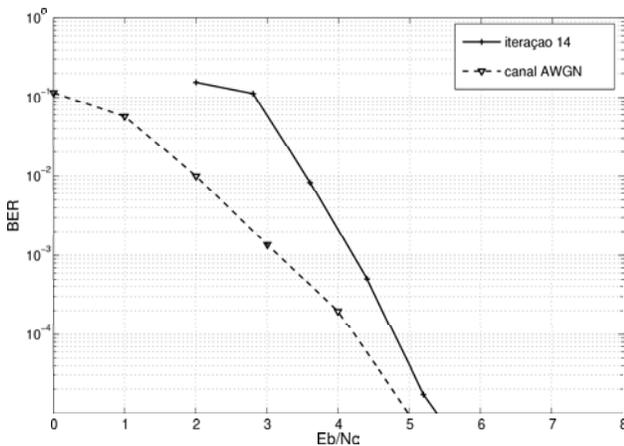


Fig. 10. Desempenho do equalizador turbo com decodificação parcial SPC-TPC utilizando o código  $C_1$  no canal  $h_1$ .

A Figura 12 apresenta o desempenho do equalizador turbo com decodificação parcial SPC-TPC utilizando o código  $C_1$  com o canal  $h_2$ . Como  $h_2$  é menos severo do que  $h_1$ , o desempenho do equalizador turbo em valores baixos de  $E_b/N_o$  é melhor para o sistema utilizando  $h_2$ . Por exemplo, para um valor de  $E_b/N_o$  de 4 dB, ao utilizar  $h_2$  o equalizador turbo se aproximou mais do canal AWGN do que ao utilizar  $h_1$ . No entanto, para valores altos de  $E_b/N_o$  o desempenho do equalizador turbo para os canais  $h_1$  e  $h_2$  é praticamente o mesmo.

Na Figura 11 também é traçado o desempenho do equalizador turbo utilizando o decodificador turbo SPC-TPC no bloco de decodificação. O desempenho desta configuração foi inferior ao equalizador turbo com decodificação parcial SPC-TPC. O equalizador turbo com decodificador turbo obteve ganhos até a iteração 6, enquanto o equalizador turbo com

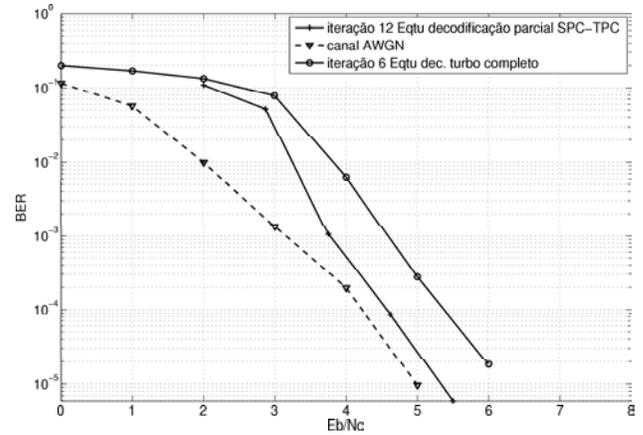


Fig. 11. Desempenho do equalizador turbo com decodificação parcial SPC-TPC utilizando o código  $C_1$  no canal  $h_2$ .

decodificação parcial SPC-TPC até a iteração 12. O fato do equalizador turbo com decodificação parcial SPC-TPC obter ganhos com um número maior de iterações, permite que o seu desempenho se aproxime mais do desempenho do código em canal AWGN. No entanto, como já mencionado, com um maior número de iterações pode ser que haja um aumento significativo na latência do sistema.

### C. Desempenho do Equalizador Turbo Utilizando o Código $C_2$ .

As Figuras 12 e 13 apresentam os resultados obtidos utilizando o código  $C_2$  de taxa 0,729. Primeiramente, na Figura 12 foi traçado o desempenho do equalizador turbo com decodificação parcial SPC-TPC utilizando o canal  $h_1$ . Para uma taxa de erro de  $10^{-5}$ , o desempenho do equalizador turbo se aproximou de 0,5 dB do desempenho do código  $C_2$  em um canal AWGN.

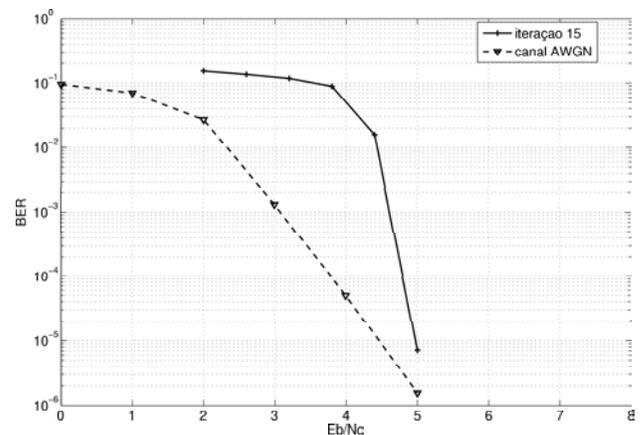


Fig. 12. Desempenho do equalizador turbo com decodificação parcial SPC-TPC utilizando o código  $C_2$  no canal  $h_1$ .

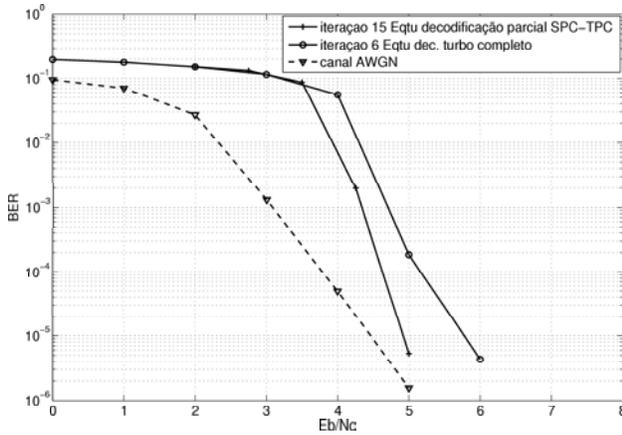


Fig. 13. Desempenho do equalizador turbo com decodificação parcial SPC-TPC SPC-TPC utilizando o código  $C_2$  no canal  $h_2$ .

Diferentemente do desempenho obtido com o código  $C_1$ , o equalizador turbo com decodificação parcial SPC-TPC utilizando o código  $C_2$  superou o desempenho de todos os esquemas de equalização e decodificação turbo analisados em [10]. Ou seja, para uma taxa de codificação de aproximadamente 3/4, o equalizador turbo de decodificação parcial SPC-TPC foi superior aos equalizadores turbo que utilizam código BCH turbo, convolucional turbo e convolucional em seu bloco de decodificação, para  $10^{-5}$  de BER.

A Tabela III apresenta os ganhos do equalizador turbo com decodificação parcial SPC-TPC SPC-TPC em relação as configurações de equalização e decodificação turbo conjuntas existentes. Na primeira coluna da tabela estão os códigos utilizados no bloco decodificador em [10]. A segunda coluna apresenta os ganhos obtido pelo equalizador turbo aqui proposto em relação aos utilizados em [10].

TABELA III

GANHOS OBTIDOS PELO EQUALIZADOR TURBO PROPOSTO EM RELAÇÃO AOS EQUALIZADORES TURBO ANALISADOS EM [10]. A COLUNA DA ESQUERDA APRESENTA OS CÓDIGOS UTILIZADOS EM [10]. NA SEGUNDA COLUNA ESTÃO OS GANHOS OBTIDOS EM RELAÇÃO AOS EQUALIZADORES TURBO DE TAXA 3/4, @ BER DE  $10^{-5}$ .

| código              | ganho aproximado (dB) |
|---------------------|-----------------------|
| convolucional turbo | 0,2                   |
| bloco BCH turbo     | 0,7                   |
| convolucional       | 1                     |

Neste ponto é importante destacar que apesar de se obter resultados melhores com o equalizador turbo com decodificação parcial SPC-TPC, os códigos utilizados em [10] possuem um melhor desempenho em canal AWGN do que o código SPC-TPC  $C_2$ . O que permite que o equalizador turbo proposto aqui alcance melhores desempenhos é a maior capacidade de redução de IIS em relação aos equalizadores analisados em [10]. Por exemplo, o código BCH turbo utilizado em [10] alcança uma taxa de erro de bit de  $10^{-5}$  em 3,5 dB de  $E_b/N_o$ , enquanto o código SPC-TPC  $C_2$  só alcança este desempenho em 4,5 dB. No entanto, a redução de IIS do equalizador turbo

com decodificação parcial SPC-TPC é maior do que a do equalizador turbo utilizando decodificador turbo BCH.

Na Figura 13 são apresentados resultados com o canal  $h_2$ . O desempenho do equalizador turbo com decodificação parcial SPC-TPC é comparado com o desempenho do equalizador turbo com decodificador turbo SPC-TPC. A partir destes resultados obtidos pode-se observar que o equalizador turbo que utiliza um decodificador de dimensão única SPC-TPC se aproxima mais do desempenho do código em uma canal AWGN do que o que utiliza o decodificador turbo SPC-TPC completo em seu bloco de decodificação. É importante notar também que, quanto maior é o valor de  $E_b/N_o$ , maior é capacidade de redução de IIS do equalizador turbo com decodificação parcial SPC-TPC. O mesmo não acontece com o equalizador turbo com decodificador turbo completo SPC-TPC. A Figura 13 sugere que para valores acima de 6 dB de  $E_b/N_o$ , a redução de IIS é total para o equalizador turbo com decodificação parcial SPC-TPC. Esta última afirmação não pôde ser comprovada devido ao longo período de simulação que seria necessário para tal verificação.

D. Desempenho do Equalizador Turbo Utilizando o Código  $C_3$ .

Até este ponto os resultados obtidos pelo equalizador turbo com decodificação parcial SPC-TPC foram comparados com os equalizadores turbo utilizados em [10]. Para o código  $C_1$  ( $R \cong 1/2$ ), o resultado obtido pelo equalizador turbo com decodificação parcial SPC-TPC foi inferior aos resultados obtidos pelos equalizadores turbo utilizados em [10]. No entanto, ao utilizar o código  $C_2$  ( $R \cong 3/4$ ), o equalizador turbo com decodificação parcial SPC-TPC obteve um resultado superior aos utilizados em [10]. Portanto, há um indício de que o equalizador turbo proposto aqui possui um melhor desempenho para altas taxas de codificação. Para confirmar este indício, a Figura 14 apresenta o desempenho obtido utilizando o código  $C_3$  ( $R \cong 5/6$ ).

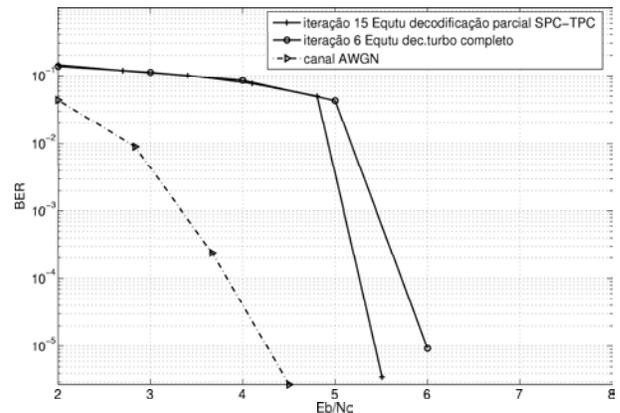


Fig. 14. Desempenho do equalizador turbo com decodificação parcial SPC-TPC SPC-TPC utilizando o código  $C_3$  no canal  $h_1$ .

O desempenho obtido com o código  $C_3$  no equalizador turbo com decodificação parcial SPC-TPC foi superior a todos

os equalizadores turbo de [10]. A Tabela IV mostra os ganhos de  $E_b/N_o$  obtidos a uma taxa de erro de bit de  $10^{-5}$  em relação aos equalizadores turbo utilizados em [10].

TABELA IV

GANHOS OBTIDOS PELO EQUALIZADOR TURBO PROPOSTO EM RELAÇÃO AOS EQUALIZADORES TURBO ANALISADOS EM [10]. A COLUNA DA ESQUERDA APRESENTA OS CÓDIGOS UTILIZADOS EM [10]. NA SEGUNDA COLUNA ESTÃO OS GANHOS OBTIDOS EM RELAÇÃO AOS EQUALIZADORES TURBO DE TAXA 5/6, @ BER DE  $10^{-5}$ .

| código              | ganho aproximado (dB) |
|---------------------|-----------------------|
| convolucional turbo | 0,3                   |
| bloco BCH turbo     | 0,8                   |
| convolucional       | 0,8                   |

O resultado obtido com o código  $C_3$  confirma a suspeita que o equalizador turbo com decodificação parcial SPC-TPC, para altas taxas de codificação, apresenta um melhor desempenho em relação aos equalizadores turbo utilizando código convolucional, convolucional turbo e bloco BCH turbo [10].

A Figura 14 também apresenta o desempenho do equalizador turbo utilizando o decodificador turbo completo e o desempenho do código  $C_3$  em canal AWGN. Nota-se que a distância do desempenho do equalizador turbo com decodificação parcial SPC-TPC em relação ao desempenho do código  $C_3$  é de mais de 1 dB. Ainda assim, seu desempenho é superior aos obtidos em [10].

Os resultados obtidos mostram que o equalizador turbo com decodificação parcial SPC-TPC obteve um melhor desempenho em termos de BER do que o equalizador turbo com decodificador turbo SPC-TPC para todas as taxas de codificação analisadas. Para altas taxas de codificação (3/4 e 5/6), o equalizador turbo com decodificação parcial SPC-TPC obteve melhores resultados do que os equalizadores utilizados em [10].

## V. CONCLUSÕES

Os equalizadores turbo podem se beneficiar da utilização dos decodificadores turbo em seu bloco de decodificação. Neste artigo é sugerida uma nova proposta para equalizadores turbo que utilizem decodificadores turbo de bloco. É utilizado um decodificador de apenas uma dimensão de um código SPC-PC no bloco decodificador. O equalizador turbo de decodificação parcial SPC-TPC é comparado com o equalizador turbo que utiliza um decodificador turbo completo no bloco de decodificação. O equalizador turbo de decodificação parcial SPC-TPC supera o que utiliza um decodificador turbo completo. Seu desempenho se aproxima do desempenho do código SPC-TPC em um canal AWGN, ou seja, o equalizador turbo praticamente eliminou a IIS. O equalizador turbo com decodificação parcial SPC-TPC foi comparado também com os equalizadores turbo analisados em [10]. Na referência [10], são comparados equalizadores turbo que utilizam decodificadores convolucional, turbo convolucional e bloco BCH turbo. O equalizador turbo de decodificação parcial SPC-PC apresentou um melhor desempenho em relação à taxa de erro de bit para todos estes sistemas para taxas de codificação altas ( $\geq 3/4$ ).

Para taxas baixas ( $\cong 1/2$ ) os sistemas utilizados em [10] superaram o equalizador turbo de decodificação parcial SPC-TPC.

O equalizador turbo de decodificação parcial SPC-TPC apresenta uma menor complexidade computacional em relação aos equalizadores turbo que utilizam decodificador turbo para uma iteração. A primeira simplificação é a de utilização de códigos SPC-TPC, que possuem um algoritmo de decodificação turbo bastante simples. Outra simplificação na implementação é que a complexidade do bloco decodificador é a complexidade de apenas um decodificador componente. Apesar da complexidade do equalizador turbo de decodificador de única dimensão ser aparentemente menor que a complexidade de um equalizador turbo conjunto com decodificador turbo em uma única iteração, há necessidade de um número grande de iterações para o equalizador turbo de decodificação parcial apresentar um desempenho satisfatório em relação à taxa de erro de bit. Portanto, há que se verificar a complexidade final do equalizador turbo ao se realizar todas as iterações. Por outro lado, o elevado número de iterações do equalizador turbo com decodificação parcial SPC-TPC permite que a redução da IIS seja quase total. Para que o equalizador turbo sugerido aqui seja passível de implementação em ambientes com canais com grande número de tomadas e modulações de alta ordem, faz-se necessário a utilização de outros algoritmos no bloco equalizador como em [6] e [7]. No entanto para uma primeira investigação era necessário a utilização do algoritmo Log-MAP no bloco equalizador para que o desempenho do equalizador turbo sugerido pudesse ser comparado com os resultados obtidos em [10]. Há ainda que se investigar de maneira quantitativa a redução de complexidade alcançada pelo sistema aqui sugerido.

## REFERÊNCIAS

- [1] C. Berrou, A. Glavieux and P. Thitimajshima, *Near Shannon Limit Error-Correcting and Decoding: Turbo-Codes*. International Conference on Communication (ICC), pp. 1064-1070, May 1993.
- [2] C. Douillard, M. Jezequel, C. Berrou, A. Picart, P. Didier, and A. Glavieux, *Iterative Correction of Intersymbol Interference: Turbo Equalization*. European Trans. On Telecomm., vol. 6, pp. 507-511, Sep-Oct 1995.
- [3] G. Bauch, H. Khorrani and J. Hagenauer, *Iterative Equalization and Decoding in Mobile Communication Systems*. 2nd EPMCC'97 and 3rd ITG-Fachtagung Telecomm, Mobile Kommunikation, Bonn, Germany, Oct. 1997.
- [4] Anastasopoulos and K. Chugg, *Iterative Equalization/Decoding for TCM for Frequency-Selective Fading Channels*. Conf. Record 31th Asilomar Conf. On Signals, Systems and Comp., vol. 1, pp. 177-181, Nov 1997.
- [5] T. Michael, K. Ralf, A. Singer, *Turbo Equalization*. IEEE Signal Processing Magazine, Feb 2003.
- [6] A. Glavieux, C. Laot, and J. Labat, *Turbo Equalization Over a Frequency Selective Channel*. Proc. Of the Intern. Symposium on Turbo codes, Brest, France, pp. 96-102, September 1997.
- [7] M. Tuchler, R. Koetter, and A. Singer, *Iterative Correction of ISI via Equalization and Decoding using Priors*. in Proc. Intern. Symp. on Information Theory, Sorrento, Italy, p. 194, July 2000.
- [8] D. Raphaeli, Y. Zarái, *Combined Turbo Equalization And Turbo Decoding*. Proc. Global Telecommunications Conf., Phoenix, AZ, Nov. 3-8, pp. 639-641, 1997.
- [9] M. Noorbakhsh and K. Mohamed-Pour, *Combined turbo equalization and block turbo coded modulation*. IEE Proceedings on Communications, Vol. 150, No. 3, pp 149 - 152, June 2003.
- [10] B. L. Yeap, T. H. Liew, J. Hamorsky, and L. Hanzo, *Comparative Study of Turbo Equalization Schemes Using Convolutional, Convolutional Turbo, and Block-Turbo Codes*. IEEE Transactions on Wireless Communications, vol. 1, Nº2, April 2002.

- [11] D. M. Rankin and T. A. Gulliver, *Single Parity Check Product Codes*. IEEE Transactions on Communications, vol. 49, no 8, August 2001. Ver também: D. M. Rankin, *Single Parity Check Product Codes and iterative decoding*. Ph.D. Thesis, University of Canterbury, New Zeland, May 2001.
- [12] D. A. Guimarães, *Noções Sobre Decodificação Turbo*. Artigo submetido à Revista Telecomunicações do Instituto Nacional de Telecomunicações.
- [13] D. A. Guimarães, *Uma Classe de Códigos Produto e sua Decodificação Turbo Aplicada em um Sistema CDFMA Multiportadora*. Tese de Doutorado: Universidade Estadual de Campinas-Unicamp, Campinas, SP, June 2003.
- [14] M. Noorbakhsh and K. Mohamed-Pour, *Combined turbo equalization and block turbo coded modulation*. IEE Proceedings on Communications, Vol. 150, No. 3, pp 149 - 152, June 2003.
- [Pyn98] R. M. Pyndiah, *Near-Optimum Decoding of Product Codes: Block Turbo Codes*. IEEE Transactions on Communications, pp. 41-46, Vol. 49, nº 8, August 1998.
- [15] L. Hanzo, T. H. Liew, and B. L. Yeap, *Turbo Coding, Turbo equalization and Space-Time Coding for Transmission Over Fading Channels*. John Wiley and Sons, Inc 2002.
- [16] G. Bauch and V. Franz, *A Comparison of Soft-in/Soft-out Algorithms for Turbo detection*. Intern. Conf. On Telecomm., pp. 259-263, June 1998.
- [17] S. Doulinar and D. Divsilar, *Weight distribution for turbo codes using random and nonrandom permutations*. IEEE Transactions on Communications, vol. 49, nº 12, december 2001.
- [18] M. Tuchler, *Turbo Equalization*. Ph.D. Thesis, University of Munich, Germany. Esta tese foi cedida por Michael Tüchler apesar de não ter sido defendida ainda.
- [19] J. G. Proakis, *Digital Communications*. Third Edition: New York: McGraw-Hill, 1995.
- [20] A. P. M. Sâmia, *Códigos de Bloco com Decodificação Turbo Adaptados às Especificações do Padrão DVB-RCT* Dissertação de Mestrado: Instituto Nacional de Telecomunicações, INATEL, Agosto de 2004.

**André Fonseca dos Santos** nasceu em Pouso Alegre, em 05 de abril de 1980. Possui os títulos: Engenheiro Eletricista (Inatel, 2003) e Mestre em Engenharia Elétrica (Inatel, 2005).

Em 2003 estagiou na área de calibração de equipamentos de telecomunicações no CPqD.Telecom & IT Solutions. Em 2005 fez parte do corpo de engenheiros do INATEL onde, trabalhou em um projeto financiado pela FAPEMIG que visa o desenvolvimento de uma Unidade Receptora e Conversora (URC) para sinais de televisão digital. Em 2003 ministrou aulas no INATEL na área de controle e automação e em 2005 foi professor na área de comunicação digital. Suas pesquisas incluem aspectos sobre televisão digital, sistemas OFDM, sincronismo, equalização turbo, decodificação turbo, especificamente equalização turbo conjunta com decodificação turbo.

**Dayan Adionel Guimarães** nasceu em Carrancas, MG, em 01 de março de 1969. Possui os títulos: Técnico em Eletrônica (ETE "FMC", 1987), Engenheiro Eletricista (Inatel, 1994), Especialista em Engenharia de Comunicação de Dados (Inatel, 2003), Especialista em Administração com ênfase em Gerência de RH (FAI, 1996), Mestre em Engenharia Elétrica (Unicamp, 1998) e Doutor em Engenharia Elétrica (Unicamp, 2003).

De 1988 a 1993 desenvolveu sensores e equipamentos para instrumentação industrial e controle e também foi Supervisor de Produção e Supervisor de Engenharia de Produtos na SENSE Sensores e Instrumentos. Desde de janeiro de 1995 é Professor do Inatel onde, por oito anos, foi responsável pela estrutura que dá apoio às atividades de ensino prático nas áreas de Telecomunicações, Eletrônica e Eletrotécnica. Suas pesquisas incluem aspectos gerais sobre transmissão digital e sistemas de comunicação móvel, especificamente sistemas CDMA Multiportadora e esquemas de codificação para canais com desvanecimento, especificamente códigos turbo de bloco.

É membro do IEICE (Institute of Electronics, Information and Communication Engineers) e do Conselho Editorial da revista Telecomunicações do Inatel.